



Systemes Hautes Performances

Modalités

Elisabeth Brunet
CSC5001 - Septembre 2020





Objectifs du module

- Expliquer les enjeux, les contraintes et les exigences du HPC
- Concevoir une application parallèle performante sur une architecture cible à partir de sa version séquentielle en utilisant les outils classiques du parallélisme
 - Archi cibles : grappes de machines, multicoeurs, machines hétérogènes intégrant CPU et GPU
 - Outils : OpenMP, MPI, CUDA
- Analyser les performances d'une application parallèle pour proposer des pistes d'amélioration après avoir présenté la démarche et les résultats



Équipe pédagogique

- **Coordination**

- Elisabeth Brunet

- **Intervenants**

- Elisabeth Brunet
- Amina Guermouche
- Gaël Thomas
- François Trahay

Mails : prénom.nom@telecom-sudparis.eu

+ Trois conférenciers : DDN, Qarnot, CEA



Contenu et déroulement

- **Cours**
 - Introduction
 - Algorithmique parallèle
 - Architectures avancées
- **Cours intégrés ciblant plusieurs technologies**
 - OpenMP
 - MPI
 - CUDA
 - Analyse de performances
- **Trois conférences : DDN, Qarnot, CEA**
 - DDN : Systèmes de stockage distribués
 - Qarnot : Chauffer une maison avec du calcul
 - CEA : Le calcul haute performance au CEA



Projet

- **2 sujets au choix**
- **Parallélisation d'application**
 - Objectif : démarche scientifique
 - Comprendre les performances de l'application parallèle
 - Démarche de parallélisation
- **Programmes et présentation en binôme**
 - Démarrage dès aujourd'hui !!
 - Constitution des binômes et du choix du problème : 25 septembre
 - Date de rendu final : 30 octobre soir
 - Soutenances : 2 novembre